

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-210776

(43)Date of publication of application : 03.08.2001

(51)Int.Cl.

H01L 23/50

(21)Application number : 2000-015108

(71)Applicant : FUJITSU LTD

(22)Date of filing : 24.01.2000

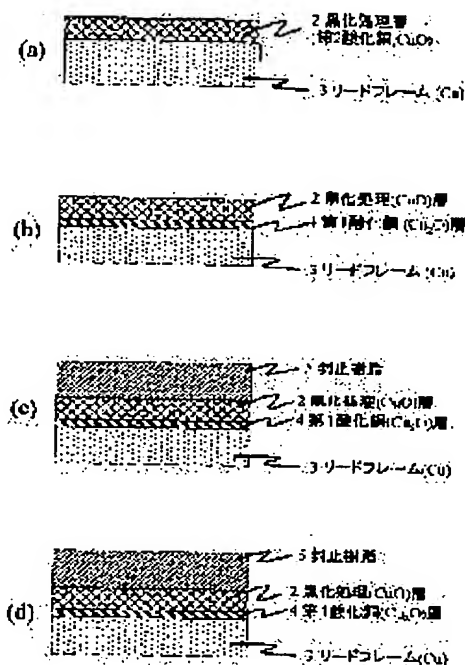
(72)Inventor : YURINO TAKAHIRO

## (54) SEMICONDUCTOR DEVICE, ITS MANUFACTURING METHOD, LEAD FRAME AND ITS MANUFACTURING METHOD

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device and its manufacturing method in which device adhesion of sealing resin and a member Cu is not decreased when a high temperature is applied in the course of manufacturing and mounting the semiconductor device, in a semiconductor device using a member formed of Cu which is subjected to blackening treatment and its manufacturing method.

**SOLUTION:** This semiconductor device is provided with a lead frame formed of copper (Cu) or copper alloy wherein a blackening treatment layer is disposed on the surface of base substance; a chip fixed to a specified place of the lead frame; a plurality of internal terminals connected electrically with the chip; and sealing resin sealing the lead frame, the chip and the internal terminals. A copper (I) oxide (Cu<sub>2</sub>O) layer formed by oxidizing the surface of the base substance is disposed between the layer subjected to blackening treatment and the based substance.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-210776

(P2001-210776A)

(43) 公開日 平成13年8月3日 (2001.8.3)

(51) Int.Cl.<sup>7</sup>  
H 0 1 L 23/50

識別記号

F I  
H 0 1 L 23/50

テーマコード (参考)  
V 5 F 0 6 7  
F

審査請求 未請求 請求項の数 8 O L (全 7 頁)

(21) 出願番号 特願2000-15108 (P2000-15108)

(22) 出願日 平成12年1月24日 (2000.1.24)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 百合野 孝弘

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(74) 代理人 100108187

弁理士 横山 淳一

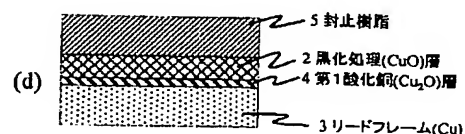
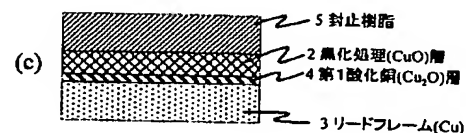
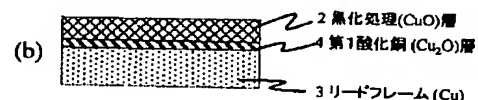
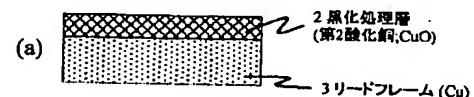
Fターム (参考) 5F067 EA02 EA04

(54) 【発明の名称】 半導体装置とその製造方法及びリードフレームとその製造方法

(57) 【要約】

Cuで形成された部材を黒化処理したものをを用いた半導体装置とその製造方法において、半導体装置の製造過程および実装時の高熱が加わっても封止樹脂とCuの部材との密着力が低下しない半導体装置とその製造方法を提供することを目的とする。

【解決手段】 基材の表面に黒化処理層が設けられた銅 (Cu) または銅合金で形成されたリードフレームと、該リードフレームの所定の場所に固定されたチップと、該チップと電気的に接続された複数の内部端子と、上記リードフレーム、チップ及び内部端子を封止する封止樹脂とを有し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅 (Cu<sub>2</sub>O) 層を設けた半導体装置により構成する。



【特許請求の範囲】

【請求項1】基材の表面に黒化処理層が設けられた銅（Cu）または銅合金で形成された放熱板と、該放熱板の所定の場所に固定されたチップと、該放熱板上に絶縁材を介して設けられ、チップと電氣的に接続された複数の内部端子と、上記放熱板、チップ及び内部端子を封止する封止樹脂とを有し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅（Cu<sub>2</sub>O）層を設けることを特徴とする半導体装置。

【請求項2】基材の表面に黒化処理層が設けられた銅（Cu）または銅合金で形成されたリードフレームと、該リードフレームの所定の場所に固定されたチップと、該チップと電氣的に接続された複数の内部端子と、上記リードフレーム、チップ及び内部端子を封止する封止樹脂とを有し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅（Cu<sub>2</sub>O）層を設けることを特徴とする半導体装置。

【請求項3】リードフレームと、該リードフレームの所定の場所に固定されたチップと、該チップと電氣的に接続された複数の内部端子と、該チップの固定された面と反対側のリードフレーム面に設けられ、基材の表面に黒化処理層が設けられた銅（Cu）または銅合金で形成された放熱板と、上記リードフレーム、チップ及び内部端子を封止する封止樹脂とを有し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅（Cu<sub>2</sub>O）層を設けることを特徴とする半導体装置。

【請求項4】前記放熱板が前記封止樹脂から露出していることを特徴とする請求項3記載の半導体装置。

【請求項5】銅（Cu）または銅合金で形成された放熱板の基材表面に、黒化処理層を形成する工程と、該放熱板を加熱し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅（Cu<sub>2</sub>O）層を設ける工程と、該放熱板の所定の場所にチップを固定する工程と、該放熱板上に絶縁材を介して設けられた複数の内部端子とチップとを電氣的に接続する工程と、上記放熱板、チップ及び内部端子を樹脂封止する工程とを有することを特徴とする半導体装置の製造方法。

【請求項6】銅（Cu）または銅合金で形成されたリードフレームの基材表面に黒化処理層を形成する工程と、該リードフレームを加熱し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅（Cu<sub>2</sub>O）層を設ける工程と、該リードフレームの所定の場所にチップを固定する工程と、

該チップと複数の内部端子とを電氣的に接続する工程と、上記リードフレーム、チップ及び内部端子を樹脂封止する工程とを有することを特徴とする半導体装置の製造方法。

【請求項7】表面に黒化処理層が設けられた銅（Cu）または銅合金で形成された基材と、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅（Cu<sub>2</sub>O）層を設けることを特徴とするリードフレーム。

【請求項8】銅（Cu）または銅合金で形成された基材表面に黒化処理層を形成する工程と、該基材を加熱し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅（Cu<sub>2</sub>O）層を設ける工程とを有することを特徴とするリードフレームの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、銅（Cu）により形成されたリードフレームを樹脂で封止した半導体装置とその製造方法に関する。

【0002】樹脂封止型半導体装置は、封止されるICチップの高機能化に伴い、樹脂パッケージの低熱抵抗化の要求が強くなっている。また、ICパッケージの実装の際に用いる半田が鉛フリー化されるのに伴って、実装時のリフロー温度が高くなり、耐熱性の要求も強くなっている。

【0003】このために、リードフレームが放熱性の優れた銅で形成された半導体装置が増えてきている。

【0004】

【従来の技術】ICチップからの放熱性を向上させるために、Cuで形成されたリードフレーム用いたICパッケージや、チップ裏面にCuで形成された放熱板を設けたICパッケージにおいて、封止樹脂とリードフレーム及び放熱板との密着性を増すために、それぞれの基材の表面に第2酸化銅（CuO）の針状結晶層を形成していた。

【0005】この針状結晶層は、アルカリ浴で放熱板を浸漬処理することにより、表面に針状結晶を形成するもので、一般に黒化処理と呼ばれている。

【0006】リードフレームや放熱板の表面が針状になっていることにより、それらの基材と封止樹脂との密着性が増している。

【0007】

【発明が解決しようとする課題】しかしながら、封止樹脂が形成された後でパッケージに熱が加わることにより、次のような問題が生じることが初めて明らかになった。

【0008】図2はその新規な問題点を説明する図である。

【0009】まず、図2(a)に示されるように、Cuで形成されたリードフレーム21の表面に、アルカリ浴でリードフレーム21を浸漬処理することにより、表面に針状結晶を有する黒化処理層22を形成する。

【0010】次に、図2(b)に示されるように、リードフレーム21がチップを含めて樹脂で封止され、封止樹脂層25がリードフレーム21の黒化処理層22の上に形成される。この後、樹脂のキュアー、リード整形等を経て、ICパッケージとして完成する。

【0011】この樹脂のキュアーの際、図2(c)に示されるように、CuOで形成された黒化処理層22とCuで形成されたリードフレーム21とが反応し、黒化処理層22側に還元反応による第1酸化銅(Cu<sub>2</sub>O)層26が形成され、リードフレーム21側に酸化反応による第1酸化銅(Cu<sub>2</sub>O)層27が形成される。

【0012】還元反応により生成されたCu<sub>2</sub>O層26は、酸化反応による第1酸化銅(Cu<sub>2</sub>O)層27より膜が緻密でなくもろいので、封止樹脂25とリードフレーム21との密着性が著しく低下する。

【0013】次に、ICパッケージを実装基板に実装するが、この時半田リフローを行うため、200～250℃の温度がパッケージに加わる。特に鉛フリー半田を用いると、従来の鉛半田の融点183℃より高い220～240℃が融点となるので、リフロー温度はそれより高く、パッケージにはかなりの熱ストレスが加わる。

【0014】この時、図2(d)に示されるように、Cu<sub>2</sub>O層26の剥がれ28が封止樹脂25とリードフレーム21との間に発生し、この隙間に水分が浸入し実装時の熱で水分が膨張してパッケージが割れてしまう問題を生じる。

【0015】従って本発明は、Cuで形成された部材を黒化処理したものを用いた半導体装置とその製造方法において、半導体装置の製造過程および実装時の高熱が加わっても封止樹脂とCuの部材との密着力が低下しない半導体装置とその製造方法を提供することを目的とする。また、Cuで形成されたリードフレームとその製造方法において、このリードフレームを半導体装置に用いた場合、半導体装置の製造過程および実装時の高熱が加わっても封止樹脂とリードフレームとの密着力が低下しないリードフレームとその製造方法を提供することを目的とする。

【0016】

【課題を解決するために手段】上記の課題は、以下の手段を講じることにより解決することができる。

【0017】請求項1記載の発明では、基材の表面に黒化処理層が設けられた銅(Cu)または銅合金で形成された放熱板と、該放熱板の所定の場所に固定されたチップと、該放熱板上に絶縁材を介して設けられ、チップと電気的に接続された複数の内部端子と、上記放熱板、チ

ップ及び内部端子を封止する封止樹脂とを有し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅(Cu<sub>2</sub>O)層を設けることを特徴とする半導体装置により上記課題を解決できる。

【0018】請求項2記載の発明では、基材の表面に黒化処理層が設けられた銅(Cu)または銅合金で形成されたリードフレームと、該リードフレームの所定の場所に固定されたチップと、該チップと電気的に接続された複数の内部端子と、上記リードフレーム、チップ及び内部端子を封止する封止樹脂とを有し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅(Cu<sub>2</sub>O)層を設けることを特徴とする半導体装置により上記課題を解決できる。

【0019】請求項3記載の発明では、リードフレームと、該リードフレームの所定の場所に固定されたチップと、該チップと電気的に接続された複数の内部端子と、該チップの固定された面と反対側のリードフレーム面に設けられ、基材の表面に黒化処理層が設けられた銅(Cu)または銅合金で形成された放熱板と、上記リードフレーム、チップ及び内部端子を封止する封止樹脂とを有し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅(Cu<sub>2</sub>O)層を設けることを特徴とする半導体装置により上記課題を解決できる。

【0020】請求項4記載の発明では、請求項3記載の半導体装置において、放熱板が封止樹脂から露出していることを特徴としている。

【0021】請求項5記載の発明では、銅(Cu)または銅合金で形成された放熱板の基材表面に、黒化処理層を形成する工程と、該放熱板を加熱し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅(Cu<sub>2</sub>O)層を設ける工程と、該放熱板の所定の場所にチップを固定する工程と、該放熱板上に絶縁材を介して設けられた複数の内部端子とチップとを電気的に接続する工程と、上記放熱板、チップ及び内部端子を樹脂封止する工程とを有することを特徴とする半導体装置の製造方法により上記課題を解決できる。

【0022】請求項6記載の発明では、銅(Cu)または銅合金で形成されたリードフレームの基材表面に黒化処理層を形成する工程と、該リードフレームを加熱し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅(Cu<sub>2</sub>O)層を設ける工程と、該リードフレームの所定の場所にチップを固定する工程と、該チップと複数の内部端子とを電気的に接続する工程と、上記リードフレーム、チップ及び内部端子を樹脂封止する工程とを有することを特徴とする半導体装置の製造方法により上記課題を解決できる。

【0023】請求項7記載の発明では、表面に黒化処理層が設けられた銅(Cu)または銅合金で形成された基材と、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅(Cu<sub>2</sub>O)層を設けることを特徴

とするリードフレームにより上記課題を解決できる。

【0024】請求項8記載の発明では、銅(Cu)または銅合金で形成された基材表面に黒化処理層を形成する工程と、該基材を加熱し、該黒化処理層と該基材との間に該基材の表面を酸化させた第1酸化銅(Cu<sub>2</sub>O)層を設ける工程とを有することを特徴とするリードフレームの製造方法により上記課題を解決できる。

【0025】上述の各手段は次のような作用を有する。

【0026】請求項1記載の半導体装置は、放熱板の基材と黒化処理層との間に該基材の表面を酸化させた第1酸化銅(Cu<sub>2</sub>O)層を形成することにより、後の樹脂封止後の製造工程および実装工程で加熱されても、放熱板のCuと黒化処理層(CuO)との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。

【0027】これは、酸素が供給されない状態で熱が加わった際に酸化・還元反応を起こすCuとCuOの組み合わせに対し、放熱板の基材(Cu)と第1酸化銅層(Cu<sub>2</sub>O)及び第1酸化銅層(Cu<sub>2</sub>O)と黒化処理層(CuO)のそれぞれの組み合わせでは、酸素が供給されない状態で熱が加わっても、酸化・還元反応が起きないものと考えられる。

【0028】従って、封止樹脂と放熱板との密着は黒化処理層により良好に保たれたまま、半導体装置が実装基板に搭載されるので、ICパッケージにクラックが生じて水分がパッケージ内に浸入するような問題は発生しない。

【0029】請求項2記載の半導体装置も、上述した放熱板の場合と同様に、リードフレームの基材表面と黒化処理層との間に該基材の表面を酸化させて形成されるCu<sub>2</sub>O層により、封止後の製造工程および実装工程で加熱されても、リードフレームの基材のCuと黒化処理層(CuO)との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。

【0030】請求項3記載の半導体装置も、請求項1で記載した放熱板の場合と同様に、放熱板の基材表面と黒化処理層との間に該基材の表面を酸化させて形成されるCu<sub>2</sub>O層により、封止後の製造工程および実装工程で加熱されても、放熱板の基材のCuと黒化処理層(CuO)との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。リードフレームの材質は、特に銅に限定されないので、42アロイ等の材質のリードフレームを用いることもできる。

【0031】請求項4記載の半導体装置は、放熱板が封止樹脂から露出しているので、放熱特性がより優れている。

【0032】請求項5記載の半導体装置の製造方法は、放熱板の基材と黒化処理層との間の該基材表面に、加熱により緻密な膜質を有する第1酸化銅(Cu<sub>2</sub>O)層を形成している。これにより、後の樹脂封止後の製造工程および実装工程で加熱されても、放熱板の基材のCuと

黒化処理層(CuO)との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。

【0033】請求項6記載の半導体装置の製造方法は、リードフレームの基材と黒化処理層との間の該基材表面に、加熱により緻密な膜質を有する第1酸化銅(Cu<sub>2</sub>O)層を形成している。これにより、後の樹脂封止後の製造工程および実装工程で加熱されても、リードフレームの基材のCuと黒化処理層(CuO)との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。

【0034】請求項7記載のリードフレームは、リードフレームの基材と黒化処理層との間の該基材表面に、加熱により緻密な膜質を有する第1酸化銅(Cu<sub>2</sub>O)層を形成している。これにより、このリードフレームを半導体装置に用いた場合、樹脂封止後の製造工程および実装工程で加熱されても、リードフレームの基材のCuと黒化処理層(CuO)との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。

【0035】請求項8記載のリードフレームの製造方法は、リードフレームの基材と黒化処理層との間の該基材表面に、加熱により緻密な膜質を有する第1酸化銅(Cu<sub>2</sub>O)層を形成している。これにより、このリードフレームを半導体装置に用いた場合、樹脂封止後の製造工程および実装工程で加熱されても、リードフレームの基材のCuと黒化処理層(CuO)との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。

【0036】

【発明の実施の形態】次に本発明の原理及び本発明の半導体装置とその製造方法の実施の形態について図1、3～5を用いて説明する。

【0037】図1は、本発明の原理を説明する図である。図1(a)～(d)は、それぞれリードフレームの断面図を示している。

【0038】このリードフレームは銅(Cu)または銅合金で形成されている。銅合金とは銅が90%以上含まれている場合を指している。

【0039】図1(a)は、銅のリードフレーム3の基材表面に黒化処理層2を形成した状態を示している。黒化処理層2は、リードフレームをアルカリ浴に浸漬処理することにより形成することができ、リードフレームの基材表面に第2酸化銅(CuO)層の針状結晶層が形成される。

【0040】黒化処理を行なうアルカリ浴とは、たとえば、亜塩素酸ナトリウム、水酸化ナトリウム、ペルオキソ二硫酸カリウム等の強酸化剤の混合溶液を用いたものであり、100℃前後で3～10分の処理を行なうものである。

【0041】図1(b)は、リードフレームの基材表面に形成したCuO層2とリードフレーム3との間に第1酸化銅(Cu<sub>2</sub>O)層4を形成した状態を示している。

【0042】この第1酸化銅(Cu<sub>2</sub>O)層4を形成す

る方法は、CuO層2の形成されたリードフレームを酸化性雰囲気、例えばオーブンの中で空気中200°C〜300°Cで1〜2時間加熱することにより、0.5μm前後の膜厚のCu<sub>2</sub>O層を形成することができる。

【0043】第1酸化銅(Cu<sub>2</sub>O)層4を形成することにより、後の樹脂封止後の製造工程および実装工程で加熱されても、リードフレーム3の基材のCuと黒化処理(CuO)層2との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。

【0044】これは、酸素が供給されない状態で熱が加わった際に酸化・還元反応を起こすCuとCuOの組み合わせに対し、CuとCu<sub>2</sub>O、Cu<sub>2</sub>OとCuOのそれぞれの組み合わせでは、酸素が供給されない状態で熱が加わっても、酸化・還元反応が起きないものと考えられる。

【0045】特に、もろい還元反応によるCu<sub>2</sub>O層の生成を防ぐことができるので、封止樹脂がリードフレームから剥がれるのを有効に防ぐことができる。

【0046】図1(c)は、チップ、ワイヤ等の半導体装置を構成する部材を搭載したリードフレーム3を樹脂封止し、封止樹脂5を形成した状態を示している。

【0047】黒化処理層2の表面は、針状結晶となっているので、封止樹脂5と黒化処理層2との密着性は良好なものとなっている。

【0048】図1(d)は、175°Cで6〜10時間封止樹脂をキュアした後、赤外線リフローにより半導体装置を実装基板に実装した後の状態を示している。

【0049】封止樹脂のキュアでは、上述したCu<sub>2</sub>O層4の作用により、リードフレーム3とCuO層2との間に、酸化・還元反応によるCu<sub>2</sub>O層が生成されることはない。特に、もろい還元反応によるCu<sub>2</sub>O層の生成を防ぐことができるので、鉛フリーの半田を用いた実装工程においても、リフロー温度が260〜270°Cと一般的な鉛半田よりかなり高い温度であるにもかかわらず、封止樹脂がリードフレームから剥がれるのを有効に防ぐことができる。

【0050】従って、封止樹脂とリードフレームとの密着は黒化処理層により良好に保たれたまま、半導体装置が実装基板に搭載されるので、ICパッケージにクラックが生じて水分がパッケージ内に浸入するような問題は発生しない。

(第1実施形態)図3は、本発明の一実施形態を説明する図である。図3(a)は、本実施例に用いられるリードフレームの平面図を示し、図3(b)は、このリードフレームにICチップを搭載して樹脂封止したICパッケージの断面を示す図である。

【0051】リードフレーム30は、銅(Cu)により形成され、スタンピングまたはエッチングにより所定の形状に加工されている。これとは別の部材として、やはり銅で形成された放熱板34が、リードフレーム30の

内部端子36に熱硬化性の接着材の塗布されたテープ(不図示)を介して貼りつけられている。

【0052】放熱板34の基材表面に、脱脂やライトエッチング等の前処理を行った後、基材表面に黒化処理層を形成し、洗浄、乾燥する。黒化処理層は、前述のとおり放熱板をアルカリ浴に浸漬処理することにより形成することができ、基材表面に第2酸化銅(CuO)層の針状結晶層が形成される。

【0053】そして、放熱板の黒化処理(CuO)層と基材表面との間の該基材表面上には、上述した第1酸化銅(Cu<sub>2</sub>O)層が0.5μm前後の膜厚で形成されている。

【0054】これにより、後の樹脂封止後の製造工程および実装工程で加熱されても、放熱板のCuとCuO層との間に、酸化・還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。

【0055】放熱板34の表面には、ICチップ31が直接搭載され、黒化処理層の上から銀ペースト等により固定されている。チップ31の電極と内部端子36とはワイヤ32により接続され、内部端子36は封止樹脂3から外部に延びてリード35となっている。

【0056】本実施例では、リードフレームに銅を用い、さらに銅の放熱板にチップを直接搭載することにより、優れた放熱特性が得られる。これと共に、樹脂封止後の製造工程および実装工程で高熱が加わっても、放熱板の黒化処理(CuO)層と基材表面との間の該基材表面上に形成した第1酸化銅(Cu<sub>2</sub>O)層により、封止樹脂33と放熱板とが剥がれることなく、黒化処理層の針状結晶が封止樹脂と良好な密着を保つことができ、パッケージのクラックの発生を防ぐことができる。

(第2実施形態)図4は、本発明の別の実施形態を説明する図である。図4(a)は、本実施例に用いられるリードフレームの平面図を示し、図4(b)は、このリードフレームにICチップを搭載して樹脂封止したICパッケージの断面を示す図である。

【0057】リードフレーム40は、銅(Cu)により形成されている。リードフレーム40の基材表面には、前述の放熱板と同様の黒化処理層が形成されている。ただし、ワイヤ42が接続される内部端子46上の領域は、マスクをかけて黒化処理層が形成されないようにしている。ワイヤ32が接続される内部端子36上の領域は、マスクをかけて黒化処理層が形成されないようにしておき、Agメッキを施しておく。

【0058】そして、リードフレームの黒化処理(CuO)層と基材表面との間の該基材表面上には、上述した第1酸化銅(Cu<sub>2</sub>O)層が0.5μm前後の膜厚で形成されている。

【0059】これにより、後の樹脂封止後の製造工程および実装工程で加熱されても、リードフレームのCuとCuO層との間に、還元反応によるCu<sub>2</sub>O層の発生を

防ぐことができる。

【0060】リードフレーム40のチップ搭載領域にはICチップ41が搭載され、黒化処理層の上から銀ペースト等により固定されている。チップ41の電極と内部端子46とはワイヤ42により接続され、内部端子46は封止樹脂43から外部に延びてリード45となっている。

【0061】本実施例では、リードフレームに銅を用い、特に放熱板を設けてはいないが、第1実施形態のものより放熱特性が要求されない場合に適用される。リードフレーム基材表面と黒化処理層との間の該基材表面上に形成した第1酸化銅(Cu<sub>2</sub>O)層の作用は上述したものと同様である。

(第3実施形態)図5は、本発明の別の実施形態を説明する図である。図5(a)は、本実施例に用いられる放熱板の平面図を示し、図5(b)は、この放熱板にICチップを搭載して樹脂封止したICパッケージの断面を示す図である。リードフレームは、図4で説明した第2実施形態と同様のものが用いられる。

【0062】リードフレームは、銅または42%Ni-58%Fe(42アロイ)で形成されている。リードフレームのチップ搭載領域の裏面に設けられる放熱板54は、銅で形成されており、その表面には、前述と同様の黒化処理層が形成されている。

【0063】そして、放熱板の黒化処理(CuO)層と基材表面との間の該基材表面上には、上述した第1酸化銅(Cu<sub>2</sub>O)層が0.5μm前後の膜厚で形成されている。

【0064】これにより、後の樹脂封止後の製造工程および実装工程で加熱されても、放熱板のCuとCuO層との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。

【0065】リードフレームのチップ搭載領域にはICチップ51が搭載され、銀ペースト等により固定されている。チップ51の電極と内部端子56とはワイヤ52により接続され、内部端子56は封止樹脂53から外部に延びてリード55となっている。

【0066】放熱板54は、封止樹脂53から表面が露出して設けられている。これにより、放熱特性が向上している。

【0067】本実施例では、銅の放熱板を露出して設けている。これは、外部の冷却装置を用いる場合に有効である。放熱板の基材表面と黒化処理層との間の該基材表面上に形成した第1酸化銅(Cu<sub>2</sub>O)層の作用は上述したものと同様である。

## 【0068】

【発明の効果】以上説明したように、本発明の半導体装置及び製造方法を用いれば、Cuの基材と黒化処理層との間の該基材表面上に第1酸化銅(Cu<sub>2</sub>O)層を形成することにより、後の樹脂封止後の製造工程および実装工程で加熱されても、基材のCuと黒化処理層(CuO)との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。特に、もうい還元反応によるCu<sub>2</sub>O層の生成を防ぐことができるので、封止樹脂がCuの部材から剥がれるのを有効に防ぐことができる。

【0069】従って、封止樹脂とCuの部材との密着は黒化処理層により良好に保たれたまま、半導体装置が実装基板に搭載されるので、ICパッケージにクラックが生じて水分がパッケージ内に浸入するような問題は発生しない。

【0070】また同様の手法をリードフレームとその製造方法に用いれば、このリードフレームを半導体装置に用いた場合、半導体装置の樹脂封止後の製造工程および実装工程で加熱されても、リードフレームの基材のCuと黒化処理層(CuO)との間に、還元反応によるCu<sub>2</sub>O層の発生を防ぐことができる。

## 【図面の簡単な説明】

【図1】本発明の原理を説明する図である。

【図2】従来技術とその問題点を説明する図である。

【図3】本発明の第1実施形態を説明する図である。

【図4】本発明の第2実施形態を説明する図である。

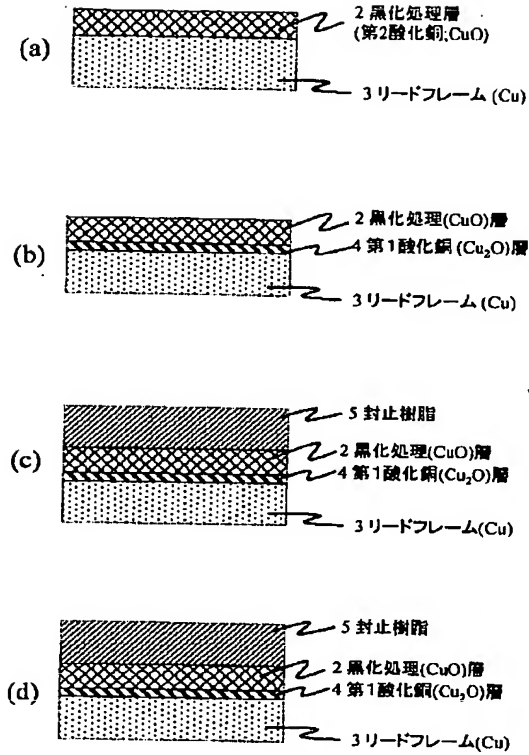
【図5】本発明の第3実施形態を説明する図である。

## 【符号の説明】

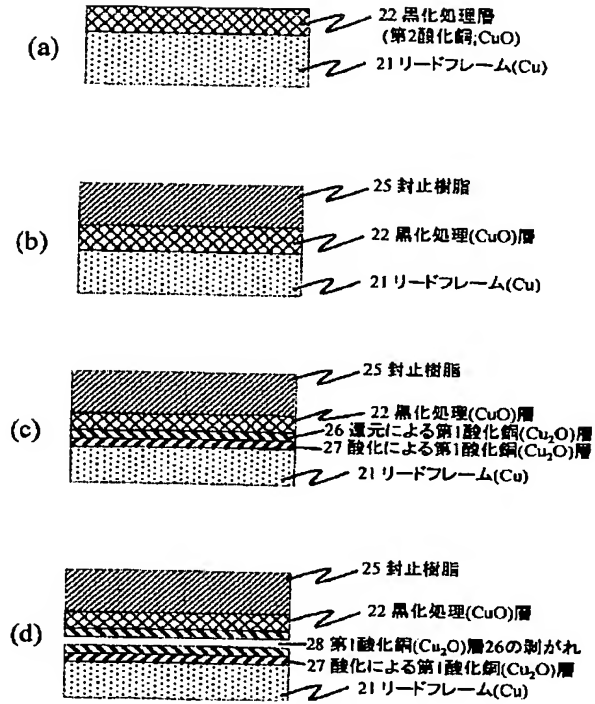
2……………黒化処理層	3……………リードフレーム
4……………第1酸化銅層	5……………封止樹脂
21……………リードフレーム層	22……………黒化処理層
25……………封止樹脂	26……………還元による第1酸化銅層
27……………酸化による第1酸化銅層	
28……………第1酸化銅層26の剥がれ	
30, 40……………リードフレーム	
31, 41, 51……………チップ	32, 42, 52, ……ワイヤ
33, 43, 53……………封止樹脂	34, 54……………放熱板
35, 45, 55……………リード	36, 46, 56……………内部端子



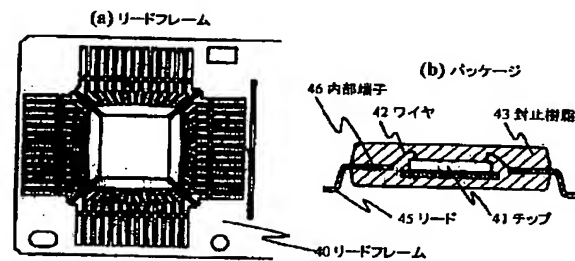
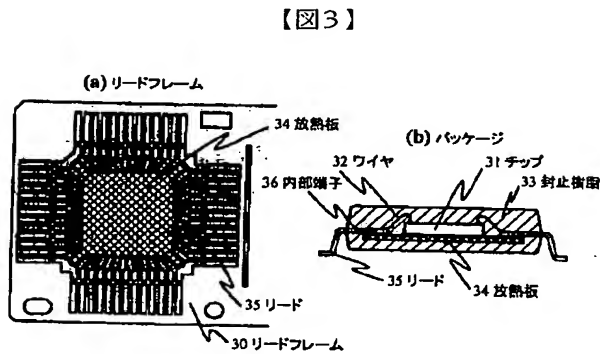
【図1】



【図2】



【図4】



【図5】

